

## ACM7606 数据采集 USB2.0 数据发送实验






### 1.1. 文件说明

本文档如有更新，会发布在 [www.corecourse.cn](http://www.corecourse.cn) 网站。如您需查看并获取更新版本，只需要在该网站以“ACM7606”为关键词搜索，即可查找到相关内容。

版本记录：

V1.0	首次发布	2022.10.24
.....	.....	.....

本教程配套的文件压缩包名：`acx720_ad7606_ddr3_usb_V1.0.rar`，解压后可以得到配套工程文件、上位机软件和 `matlab` 绘图代码文件，对于压缩包中的文件说明如下：

	<code>acx720_ad7606_ddr3_usb.rar</code> : 存放本次实验使用到的 <code>vivado</code> 工程。其中包括各个模块的源文件代码：USB 数据流接收控制模块、USB 指令接收和指令解析模块、 <code>ddr3</code> 的含 <code>fifo</code> 的 2 端口封装模块、USB 数据流发送控制模块、AD7606 控制器模块等。
	<code>data</code> : 测试数据文件夹，用来存放本次实验过程中，生成的数据文件，用户可以使用 <code>Matlab</code> 软件对我们提供的测试数据文件进行数据分析对比。
	<code>FX2_USB</code> 数据采集上位机工具文件夹： <code>cypress</code> 上位机，用来烧写 USB 固件程序以及简单的数据发送接收测试； <code>Win7_8_10_Drivers</code> 文件，首次使用 USB 时，需要使用该文件夹更新驱动； <code>slave_for_adc_clk_not.iic</code> ，烧写 USB2.0 芯片固件时需要的文件。
	小梅哥 USB 数据采集器 V2.0: 使用 USB 上位机软件采集数据时，无需设置发码指令，只需要在软件界面中填好采集信息即可，相比于通过 <code>cypress</code> 上位机进行数据采集，操作方式更简单直接，该上位机主要针对 <code>ACM7606</code> 模块使用。
	<code>ADCdata_to_wave_v2_2.m</code> : <code>Matlab</code> 源文件代码，对于 USB 传输过来的数据，我们得到的只是一个数据文件，如何判断采集到的数据是否正确，这里采用 <code>Matlab</code> 软件进行数据分析，用户可以通过修改我们提供的 <code>matlab</code> 源文件中的文件路径，进行数据分析。

### 1.2. 实验平台说明

1. ACX720 型 FPGA 开发板：板载 USB2.0 接口物理层芯片，GPIO0 接口。
2. 数据采集模块：ACM7606 模块。
3. 支持 USB2.0 接口，操作系统为 `vista`，`win7`，`win8` 或 `win10` 的 PC 机。
4. 信号发生器：输出信号给数据采集模块 `ACM7606`。

### 1.3. ACM7606 模块简介

ACM7606 数据采集模块使用的是 ADI 公司的 16 位 8 通道同步采样模数转换器 AD7606，模块图如下图 1.1 所示。



图 1.1 ACM7606 模块图

AD7606 是 16 位 8 通道同步采样模数数据采集系统 (DAS)。内置模拟输入箝位保护、二阶抗混叠滤波器、跟踪保持放大器、16 位电荷再分配逐次逼近型模数转换器 (ADC)、灵活的数字滤波器、2.5V 基准电压源、基准电压缓冲以及高速串行和并行接口。AD7606 采用 5V 单电源供电，可以处理  $\pm 10V$  和  $\pm 5V$  真双极性输入信号。同时所有通道均能以高达 200kSPS 的吞吐速率采样。输入箝位保护电路可以耐受最高达  $\pm 16.5V$  的电压。无论以何种采样频率工作，其模拟输入阻抗均为  $1M\Omega$ 。采用单电源工作方式，具有片内滤波和高输入阻抗，因此无需驱动运算放大器和外部双极性电源。AD7606 抗混叠滤波器的 3dB 截止频率为 22kHz；当采样频率为 200Ksps 时，它具有 40dB 的抗混叠抑制特性。

芯片对外提供 SPI 和并行的数字接口。当 AD7606 的 8 个通道全部以 200KPS 的最高速率进行转换时，数据输出速率达到 25.6Mbps，需要使用高性能 MCU 的 SPI 外设才能勉强该速率要求。因此可以使用 16 位并口来进行数据的传输，提高数据传输速率。当 AD7606 应用在 FPGA 系统中的时候，使用 SPI 串行接口和并行接口都能够轻松的满足数据传输的速率需求。当在 FPGA 系统上应用 AD7606 时，可以通过在 FPGA 上设计 AD7606 控制转换逻辑，将转换结果数据直接存储到片上的存储器如 FIFO 或者 RAM 中，也可以存储到 FPGA 片外的存储器如 SRAM 或 SDRAM 中，然后由其他主控芯片如 MCU 或 DSP 读出，或者直接在 FPGA 内部进行数据的运算和处理。当然，由于 FPGA 片上可以设计软核控制器，也可以直接使用软核控制器完成数据的处理和传输工作。

### 1.3.1. 功能框图

AD7606 的功能框图如下图 1.2 所示：

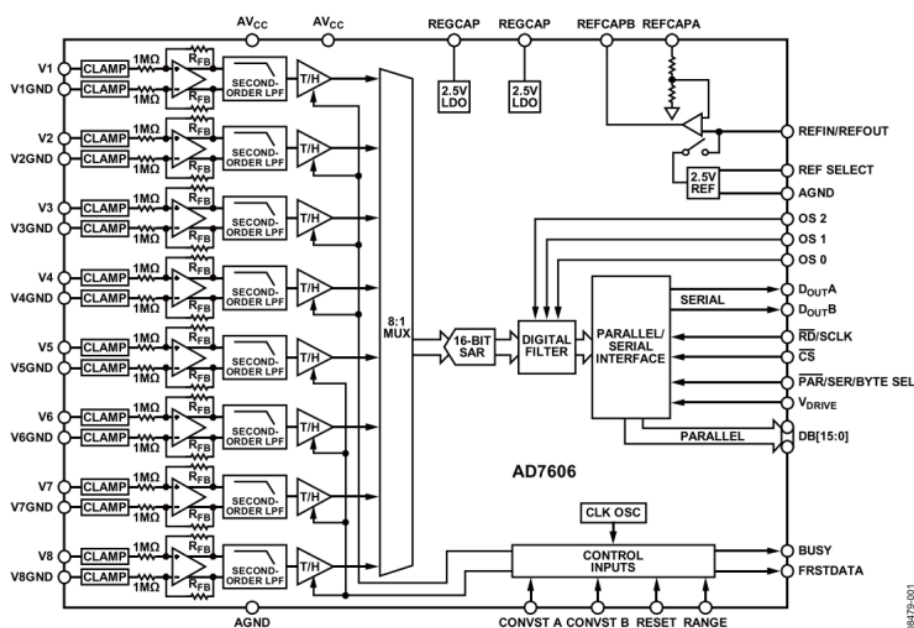


图 1.2 AD7606 功能框图

如上图所示，采集到的数据在经过稳压滤波和采样保持后通过 8 选 1 多路选择器被分别送入到 16 位逐次逼近型 ADC 芯片 AD7606 中进行转换，最后经由数字滤波后输出，当数据以串行模式输出时，数据会从 DoutA、DoutB 中输出，如果数据是以并行方式输出，那么数据将从 DB[15:0]中输出，下面为 AD7606 部分模块的说明介绍。

### 1.3.2. 模拟输入

AD7606 可处理真双极性、单端输入电压。RANGE 引脚的逻辑电平决定所有模拟输入通道的模拟输入范围。如果此引脚与逻辑高电平相连，则所有通道的模拟输入范围为 $\pm 10V$ 。如果此引脚与逻辑低电平相连，则所有通道的模拟输入范围为 $\pm 5V$ 。AD7606 的模拟输入阻抗为  $1M\Omega$ 。这是固定输入阻抗，不随 AD7606 采样频率而变化。AD7606 的输入结构如下图 1.3 所示，其各路模拟输入均含有箝位保护电路。虽然采用 5V 单电源供电，但此模拟输入箝位保护允许输入过压达到 $\pm 16.5V$ 。

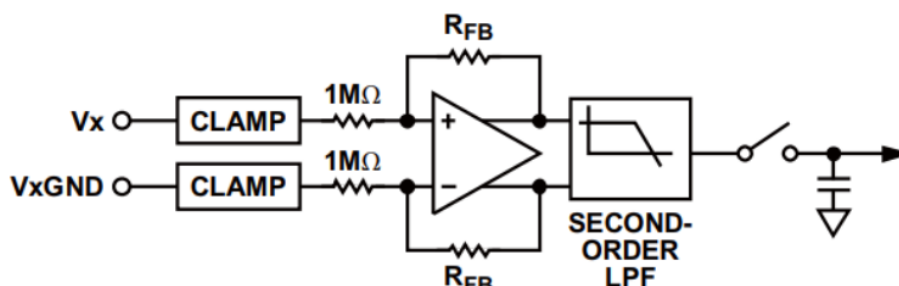


图 1.3 AD7606 模拟输入结构

### 1.3.3. 数字滤波器与过采样

AD7606 内置一个可选的数字一阶 sinc 滤波器，在使用较低吞吐率或需要更高信噪比或更宽动态范围的应用中，应使用该滤波器。数字滤波器的过采样引脚 OS[2:0] 控制（具体参考 AD7606 数据手册）。OS2 为 MSB 控制位。OS0 为 LSB 控制位，下表 1-1 提供了用来选择不同过采样倍率的过采样位解码。

表 1-1 不同过采样倍率的过采样位解码

OS[2:0]	过 采 样 倍 率	5V 范围 S NR (dB)	10V 范围 SN R (dB)	5V 范围 3dB 带 宽 (kHz)	10V 范围 3dB 带宽 (kHz)	最大吞吐量 CON VST 频率 (kHz)
000	No OS	89	90	15	22	200
001	2	91.2	92	15	22	100
010	4	92.6	93.6	13.7	18.5	50
011	8	94.2	95	10.3	11.9	25
100	16	95.5	96	6	6	12.5
101	32	96.4	96.7	3	3	6.25
110	64	96.9	97	1.5	1.5	3.125
111	无效					

OS 引脚在 BUSY 下降沿锁存，从而设置下一个转换的过采样倍率，如下图 1.4 所示，如果 OS 引脚选择过采样倍率 8，则下一个 CONVST x 上升沿采集各通道的第一个采样点，一个内部产生的采样信号采集所有通道的其余 7 个样点，然后对这些样点求平均值，以改进 SNR 性能。开启过采样时，CONVST A 和 CONVST B 引脚必须连在一起驱动，转换过程中 BUSY 保持高电平的时间会延长。BUSY 保持高电平的总时间取决于所选的过采样倍率，过采样倍率越高，则 BUSY 保持高电平的时间或总转换时间越长。

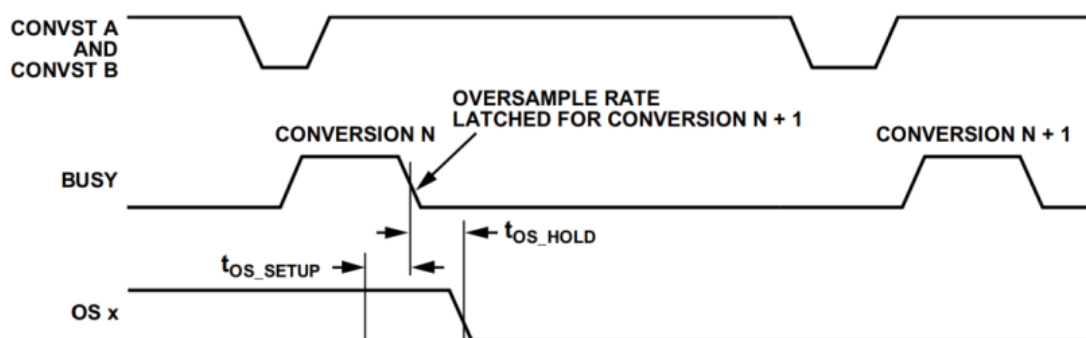


图 1.4 OS 引脚在 BUSY 下降沿锁存时序示意图

### 1.3.4. 工作时序

AD7606 根据采样方式不同具有多种驱动时序，本次采用的为并行输出（即 8 个 16 位的数据通过 16 根并行线一个接着一个输出），转换后读取模式。其时序图由两部分组成：完成 AD 转换和读取 AD 数据。其中的时间可以参考 ADI 公司的手册。当 CONVSTA 和 CONVSTB 通道都变为上升沿时，BUSY 信号转变

为高电平，代表转换开始，知道 BUSY 的下降沿到来，代表数据已经转换完成，正在锁存至输出数据寄存器中，当  $\overline{CS}$  变为下降沿时，数据将会被输送到总线上。并行工作模式下，当  $\overline{CS}$  和  $\overline{RD}$  都为低电平时，会使能总线，将转换结果输出到并行数据总线上，当 V1 转换结果开始输出之后，FRSTDATA 会随后转变为高电平，表示输出数据总线可以提供 V1 的结果。并行模式下，每次数据的输出为 16 位，对应一个通道。

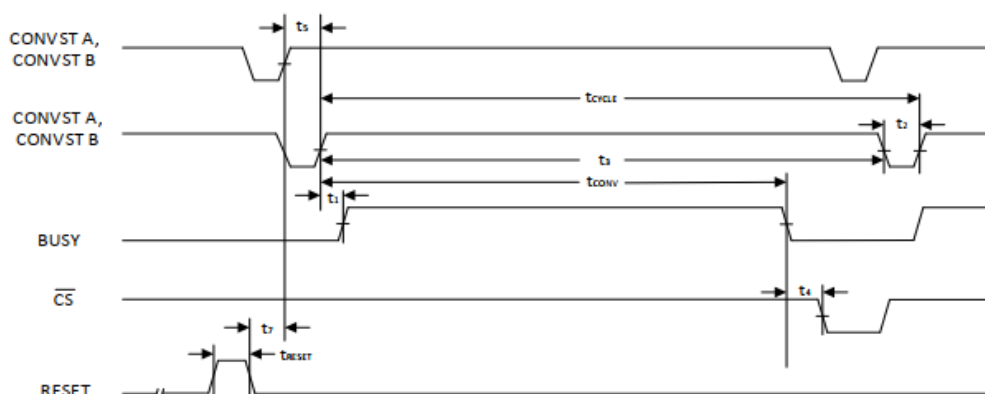
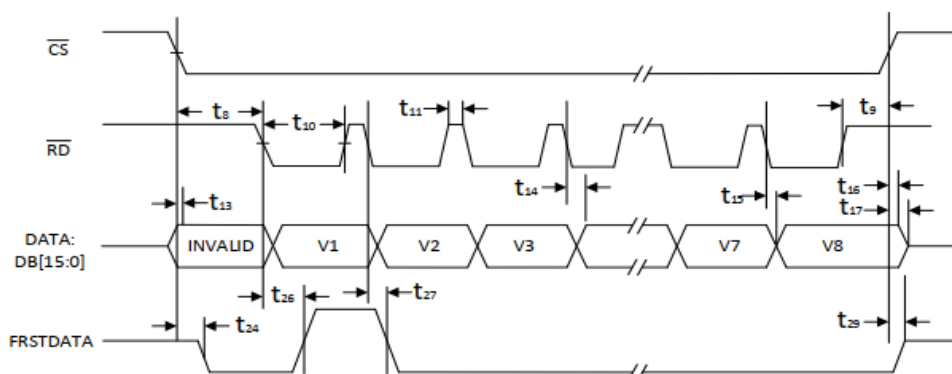


图 1.5 CONVST 时序—转换之后读取

图 1.6 并行模式，独立的  $\overline{CS}$  和  $\overline{RD}$  脉冲

## 1.4. 实验内容说明

本次实验实现的内容如下所示：

1. 实验通过数据采集模块实现模数转换，传递给开发板。在这里，我们采用 ACM7606 数据采集模块作为数据采集卡进行数据采集。
2. 使用 CyControl 软件，通过 USB 发送指令，可以设定需要采集的字节数，选择采集通道号，设置采样速率，启动采集。或者直接使用我们提供的“小梅哥 USB 数据采集器 V2.0”进行数据采集，得到的波形也可以通过上位机观察到，更方便快捷。
3. 采集到的数据经过 matlab 波形分析，能够得到和输入波形一致的输出波



形，无数据丢失，无杂波。后期可结合实际情况，增加对噪声评定的环节。

根据实验所要实现的功能，得到模块的整体设计如下图 1.7 所示：

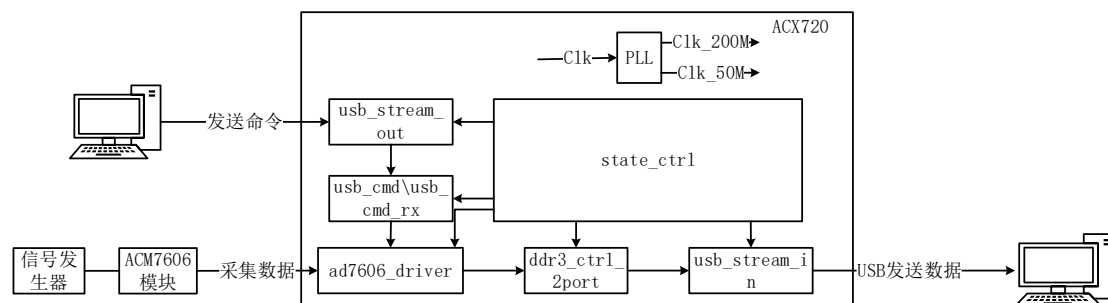


图 1.7 系统的整体设计框图

对于 ACX720 中每个模块的功能介绍如下所示，具体代码请自行查看工程中的源文件：

1. `usb_stream_out`: USB 接收数据模块，接收 PC 发送过来的指令。
2. `usb_cmd\usb_cmd_rx`: USB 指令接收和指令解析模块，将收到的指令进行翻译拆解，指令分类。
3. `ad7606_driver`: `acm7606` 控制器模块，该控制器实现了对 AD7606 型 8 通道 16 位 ADC 的数据转换控制并输出。使用该控制器时，用户无需关心 AD7606 的具体控制时序，一切都在控制器内部完成，用户只需要像使用并行 ADC 一样取用数据即可。
4. `ddr3_ctrl_2port`: ddr3 的含 fifo 的 2 端口封装模块，主要负责整个数据的存储功能。
5. `usb_stream_in`: USB 数据流发送模块，将最终采集到的数据通过 USB 发送出去。
6. `state_ctrl`: 状态机模块，协调各个模块的信号控制，程序状态的总控制模块。
7. `pll`: 锁相环模块，50M 时钟输入，输出 200M 的时钟给 DDR3，50M 的时钟给其他模块。由于我们在设计时，对于时钟频率没有要求的模块，都可以采用 50MHz 的频率进行设计，而 DDR3 驱动模块的工作时钟频率最低也得 200MHz 才能支持正常工作，所以我们需要使用锁相环模块完成整个工程的频率配置，以实现在工程中引入两种时钟频率的设计需求。

## 1.5. Vivado 和 cypress 工作环境的搭建

Vivado 下载环境搭建，详细内容可以参考小梅哥 xilinx FPGA 自学教程第一章相关内容，简单概况为：软件解压，设置安装组件，设置非中文安装路径，安装，破解。

本次实验 ACX720 开发板完成 USB 采样的连线方法如下图 1.8 所示：

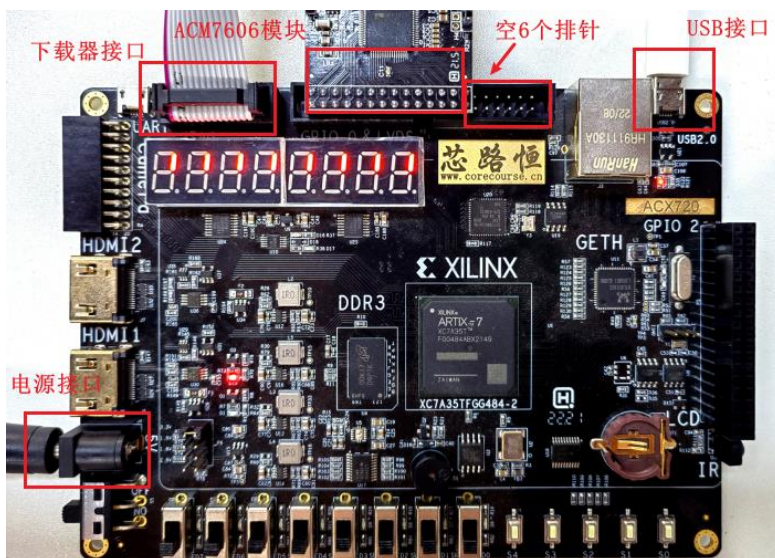


图 1.8 ACX720 开发板完成 USB 采样硬件连接图

### 1.5.1. USB 驱动安装

USB 通信线连接到 PC 机，直接 USB 连线即可，无需任何端口号或接口号设置。但首次使用时，需在设备管理器中安装驱动程序。其步骤如下所示：

1. 使用 USB 线连接开发板 USB 接口和电脑的 USB 接口，此时，系统右下角应该会弹出发现新硬件，提示驱动安装失败，如下图 1.9 所示。

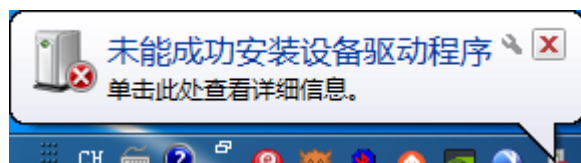


图 1.9 驱动安装失败示意图

2. 此时查看设备管理器中，应该能看到如下所示的一个未知设备，如下图 1.10 所示。

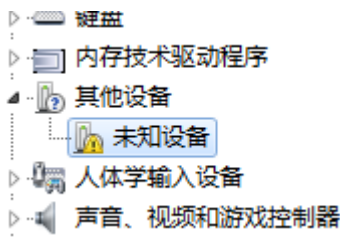


图 1.10 设备管理器显示图

3. 我们选中该设备，点击鼠标右键，即可查看其详细信息，显示如下图 1.11 所示。在详细信息这一栏我，我们在属性的下拉表中选择“硬件 ID”，可以看到，其值为 USB\VID\_040B&PID\_8613，这就是我们的 USB2.0 模块的硬件 ID。

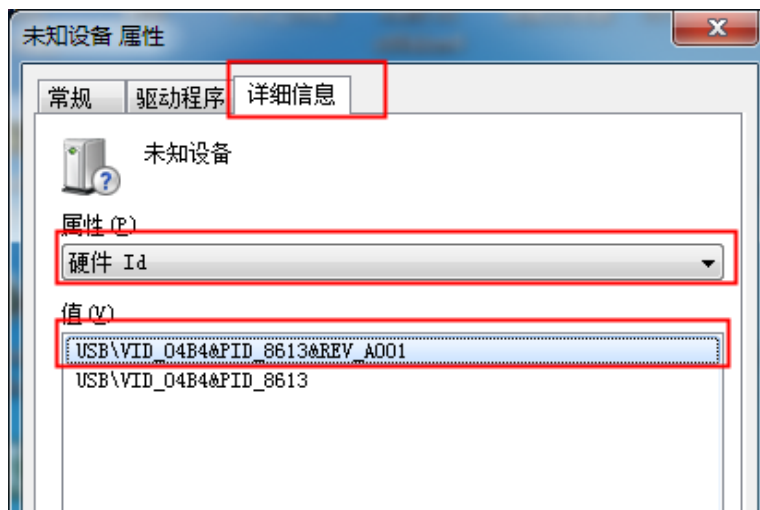


图 1.11 设备详细信息示意图

4. 在属性选项卡中，切换到驱动程序选项卡，选择“更新驱动程序”，如下图 1.12 所示。

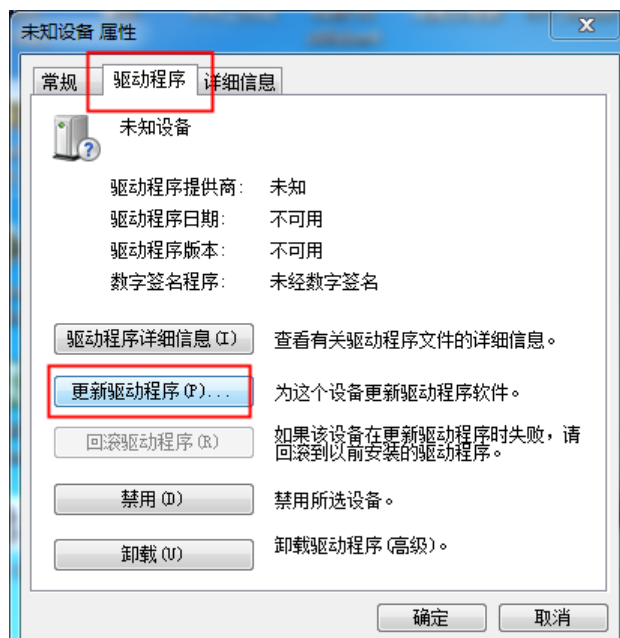


图 1.12 更新驱动设备

5. 在弹出的界面中，选择“浏览计算机以查找驱动程序软件”，路径定位到我们提供的 USB 开发包的驱动程序安装路径下，然后点击确定，如图 1.13 所示。



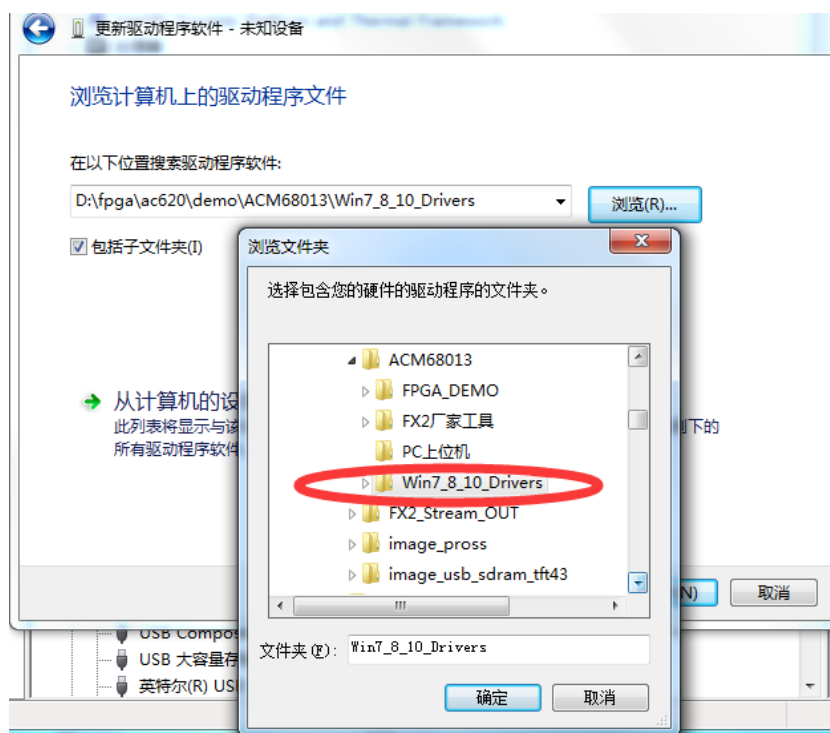


图 1.13 安装驱动设备

6. 接着点击下一步，就会开始驱动的安装，安装完成后，弹出如下图 1.14 所示的界面，表明驱动安装完成，点击关闭按钮完成安装。



图 1.14 驱动安装成功示意图

通过上述步骤就完成了 USB 驱动的安装，接着我们回到设备管理器中，在通用串行总线控制器下，可以看到如下图 1.15 所示的设备，且无叹号提示异常，

则表明驱动程序安装正确，安装成功之后，也可能显示的是“Cypress FX3 USB StreamExample Device”，这是因为我们在出厂固件中就已经烧写了对应的固件程序，这样用户就不用再烧写 USB2.0 芯片固件。



图 1.15 驱动安装成功之后设备管理器显示

### 1.5.2. 烧写 USB2.0 芯片固件

在我们提供的文件夹中，有一个名为“FX2\_USB 数据采集上位机工具”的文件夹，该文件夹中包含了一个名为 CyControl.exe 的软件和 CyUSB.dll 的动态链接库，如下图 1.16 所示。这个 CyControl.exe 就是 Control Center 软件，我们直接使用这个软件，就可以完成 FX2 芯片的固件烧写和基本的数据传输测试。



图 1.16 烧写 USB 固件对应软件

双击 CyConsole.exe 打开软件，如果已经使用 USB 线连接开发板 USB 接口和电脑的 USB 接口，则会显示出一个名为 Cypress FX2LP No EEPROM Device 的设备，如下图 1.17 所示。

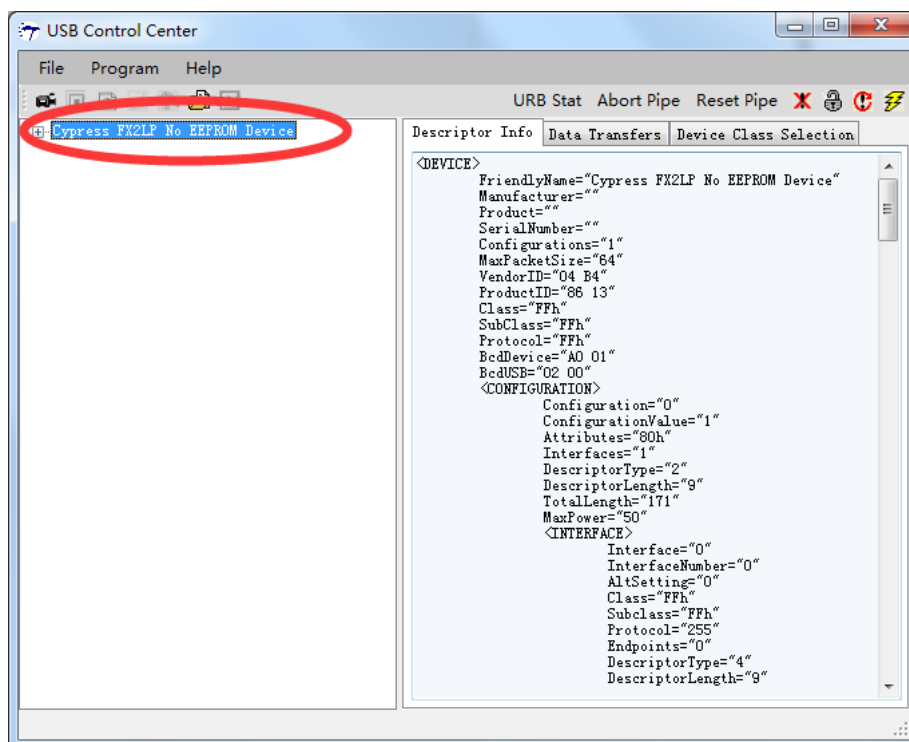


图 1.17 USB Control Center 显示界面

鼠标选中该设备，点击 Program -> FX2 -> 64KB EEPROM 如下图 1.18 所示。

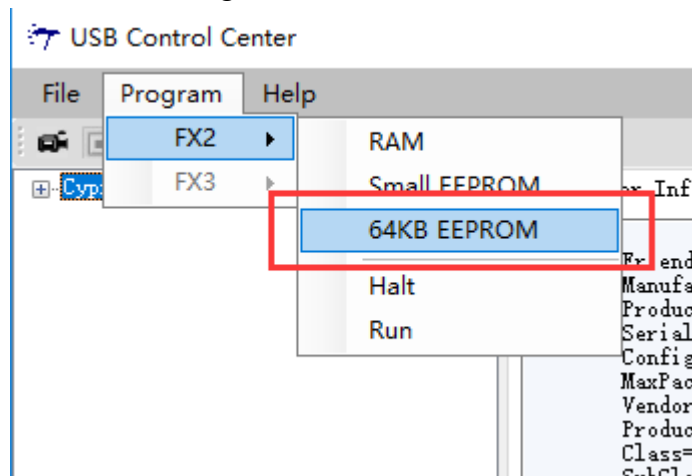


图 1.18 选择烧写文件存储位置

选择 64KB EEPROM 之后，就会弹出一个选择文件的对话框，在该对话框中，定位路径到工程文件包路径下，烧写 slave\_for\_adc\_clk\_not.iic 文件（位于“FX2\_USB 数据采集上位机工具”文件夹中）到 USB 芯片的 EEPROM 中。下次 FX2 接入电脑，或者按下开发板背面的 USB-RST 按键，FX2 就会自动从 EEPROM 中读取程序并加载到芯片的 RAM 中运行，可以实现掉电不丢失，如下图 1.19 所示。

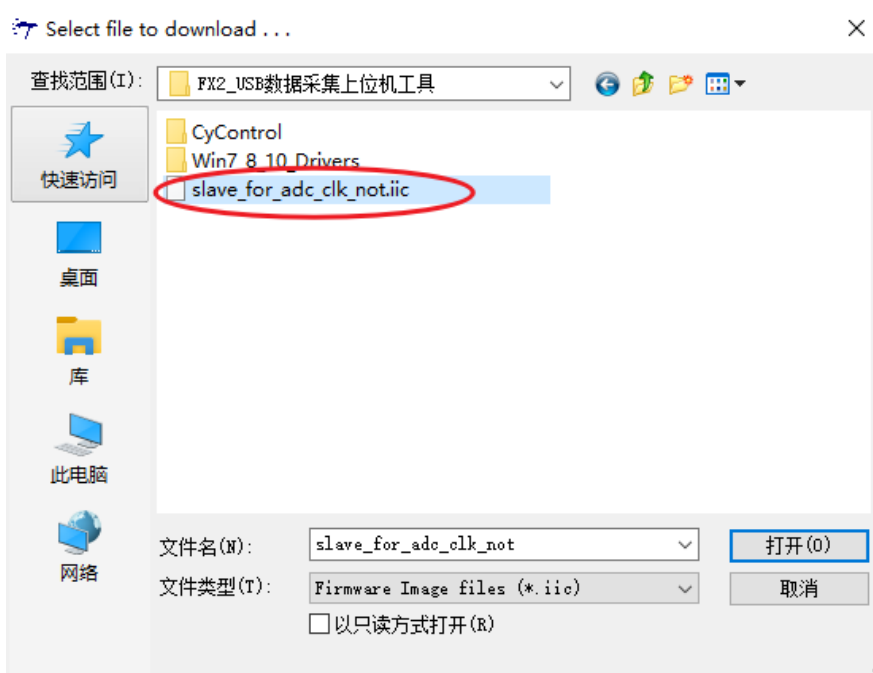


图 1.19 烧写 IIC 文件

这样，我们就完成了开发板上 USB 芯片的程序固件烧录工作。然后在 Control Center 软件中可以看到，该设备的识别名称已经变为了 Cypress FX3 USB StreamExample Device，之所以识别为 FX3，是因为 FX2 和 FX3 的这个例子使用了同一个 PID 和 VID，所以被识别为了 FX3，但是这并不影响我们的正常使用。此时打开设备管理器，也可以看到设备名称变成了 FX3，如下图 1.20 所示。



图 1.20 烧写成功之后，设备管理器显示界面

## 1.6. 实验功能测试

### 1.6.1. 硬件连接

店铺: <https://xiaomeige.taobao.com>  
技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站: [www.corecourse.cn](http://www.corecourse.cn)  
技术群组:

要验证本次实验，首先第一步就是对本次实验的整个系统硬件进行连接，本次工程硬件具体的连接如下图 1.21 所示。

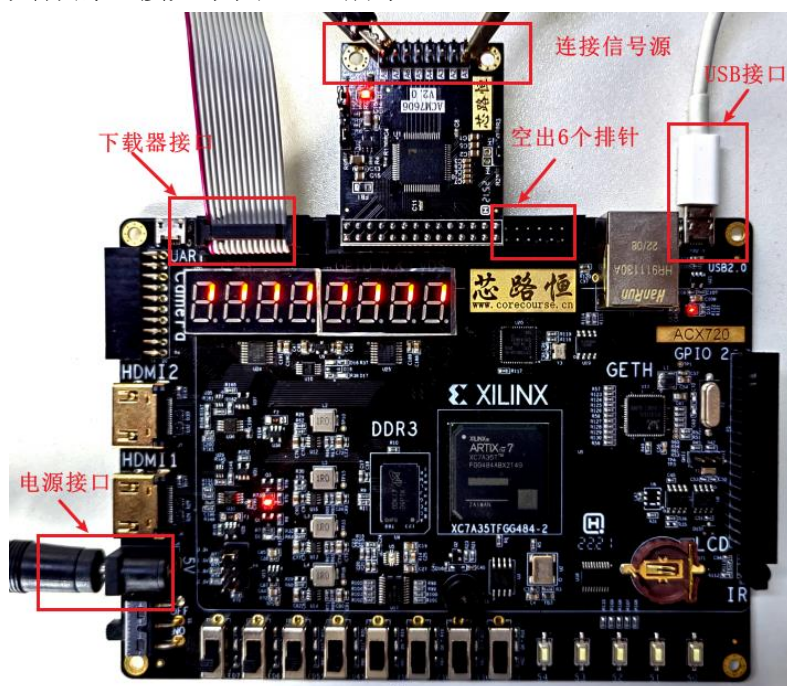


图 1.21 硬件连接图

本次使用的信号源是通过信号发生器产生的，一端接 A1，一端接地。注意 USB 接口必须连接在 ACX720 板子的右侧接口，AD7606 连接正确后右边会多出 6 组排针，由于视觉缘故，这里很容易连接错误，电源线与下载器连接如上图所示，在硬件连接好后打开开关就可以下载程序。

### 1.6.2. 下载 bit 文件

打开本次实验的 vivado 工程，下载本次实验的 bit 文件，用户可以直接将我们提供的 bit 文件夹下的文件烧写进板中，也可以打开工程一步步下载，操作如下图所示。



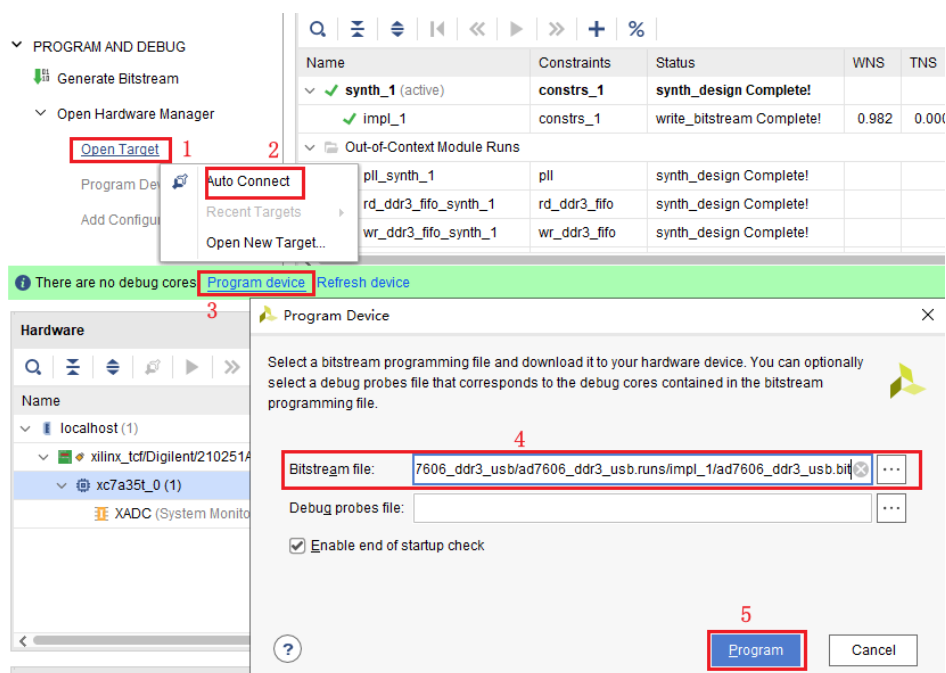


图 1.22 下载 bit 文件

程序烧写完成后，开发板的 led0 和 led1 的灯会点亮，如下图 1.23 所示，此时表明：锁相环工作正常，ddr3 初始化正常。

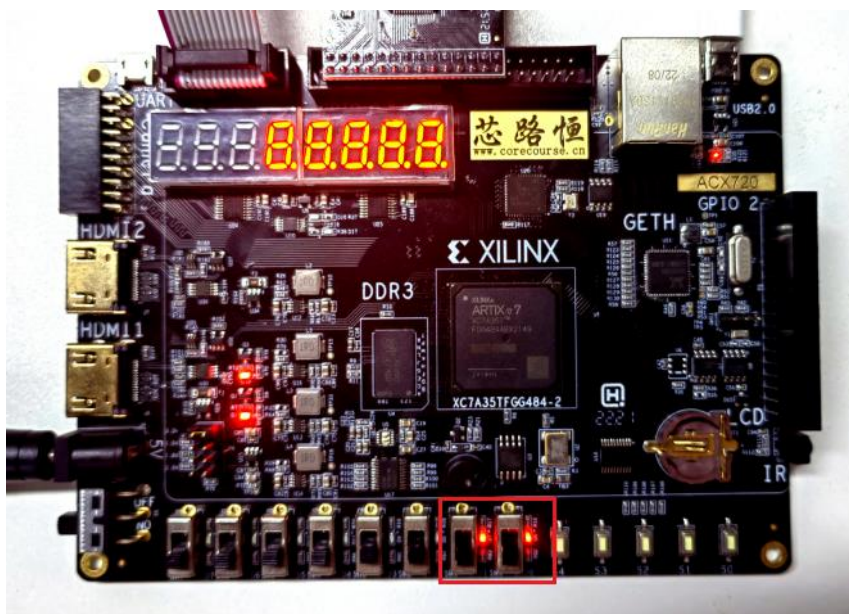


图 1.23 下载程序之后开发板现象

### 1.6.3. 发码指令设置

我们发码指令参数，总共分为以下类别：

1. 设置采样通道（Channel 寄存器，地址为 1）：如 55 A5 01 00 00 00 01 F0，对通道 1 进行采样。通道设置寄存器，共 8 位，对应 8 个通道的数据存

储开关，如果某通道对应的设置位为 1，则该通道的采样结果就会被存入 DDR 并通过 USB 发送。

2. 设置采样个数 (DataNum 寄存器，地址为 2)：如 0x55 0xA5 0x02 0x00 0x00 0x3E 0x80 0xF0，设置的采样个数为 16000 个 (0x3E80)。注意，该寄存器设置的总共采集的数据个数，假设设置采集 100 个数据，而且设置 ChannelSel 为 0000\_0011，则实际每个通道采样的次数就是 50，2 个通道的数据加起来就是 100 个。假设设置采集 100 个数据，而且设置了 ChannelSel 为 0011\_0011，则实际每个通道采样次数就是 25，4 个通道加起来采集 100 个数据。
3. 设置采样速率 (ADC\_Speed\_Set 寄存器，地址为 3)：如 0x55 0xA5 0x03 0x00 0x00 0x01 0xF3 0xF0，设置采样速率为 100K。该寄存器用来设置 ADC 每多久执行一次转换，由于 ADC 的最大采样速率为 200Ksps，所以可以通过设置该寄存器的值来让 ADC 的采样速率在 1~200Ksps 范围内调整，以适应不同的应用场景。该寄存器的值与采样速率关系为： $ADC\_Speed\_Set = 1000000000 / (20 / speed - 1)$ ，其中 speed 就是实际要设置的采样速率。
4. 启动传输 (RestartReq 寄存器，地址为 0)，重新开始采集请求寄存器，向该寄存器写入任意值即可启动新一轮的采样存储传输。

#### 1.6.4. 使用 cypress 上位机的操作流程

下面将演示一次完整的使用 cypress 软件的操作流程，同时指出使用注意事项。

1. 使用 ACM7606 模块的通道 1 进行采集。我们设置信号发生器的发生频率为 200hz，VPP 为 5V 得到正弦波，准备采样 2048 个 16bit 数据，那么就需要通过 cypress 上位机接收 4096 个 8bit 的数据，信号发生器产生的波形如下图 1.24 所示。

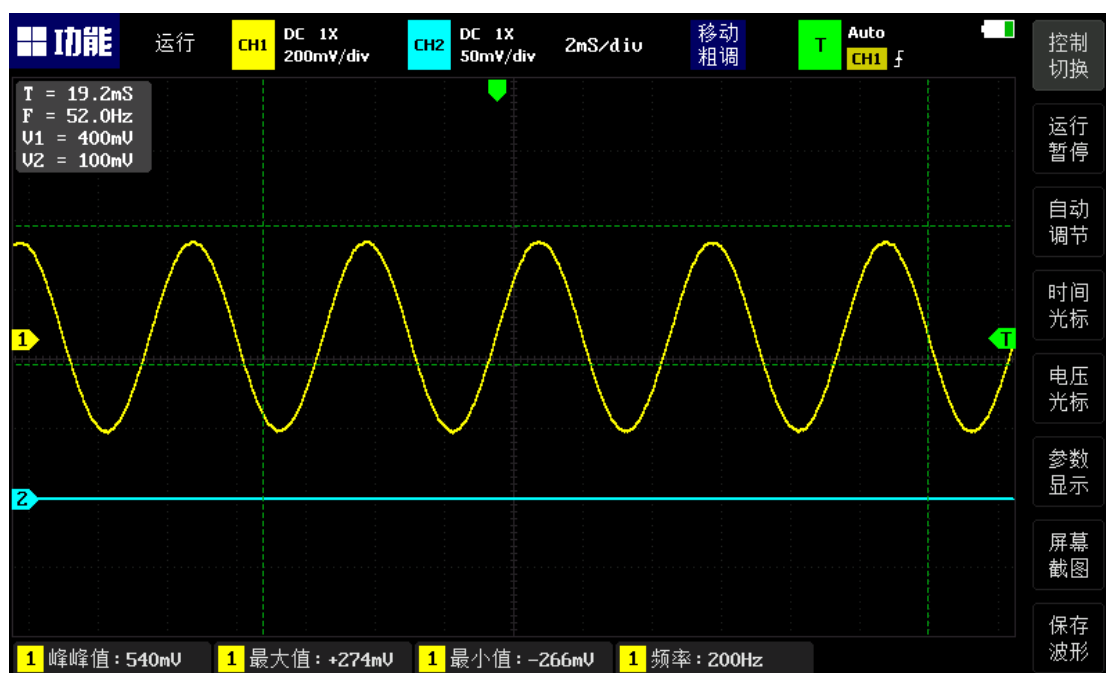


图 1.24 信号发生器产生的波形

2. 打开我们提供的资料包中的 cypress 软件(acx720\_ad7606\_ddr3\_usbV1.0\FX2\_USB 数据采集上位机工具\CyControl)，如果 USB 连接正常并且软件按前叙步骤正确安装驱动，则可以看到列表框有 FX3 芯片或者 FX2 芯片被识别。确认固件已经正确烧写后，找到 bulk out endpoint (0x02)，输入指令串，比如按前述：我们使用通道 1，采样率设置为 200k，采样 2048 个 16bit 数据，我们可以设置指令串如下图 1.25 所示：

55 A5 02 00 00 08 00 F0 55 A5 01 00 00 00 01 F0 55 A5 03 00 00 00 F9 F0  
55 A5 00 00 00 00 00 F0

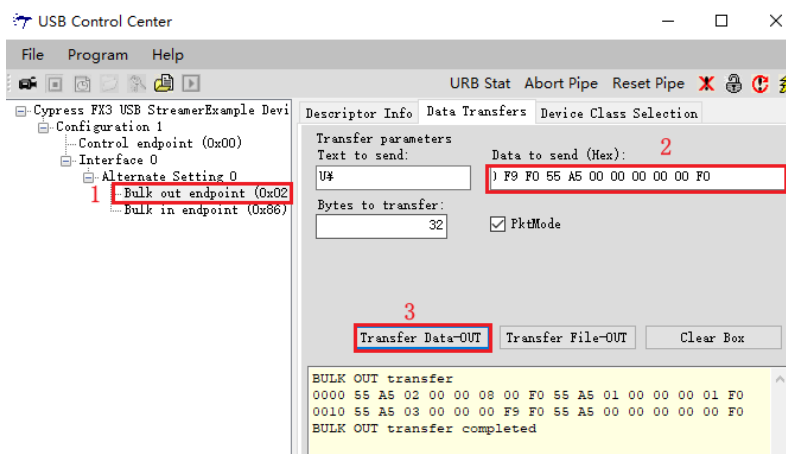


图 1.25 发送指令软件示意图

3. 切换到 bulk in endpoint，确认 PktMode 被勾选，同时按照自己的采样设

置需求，设定接收数据量，操作步骤如下图 1.26 所示。完成设定后，点击 Transfer File-IN，就可以接收到需要采样的数据，设置保存的文件名及路径，如下图 1.27 所示。

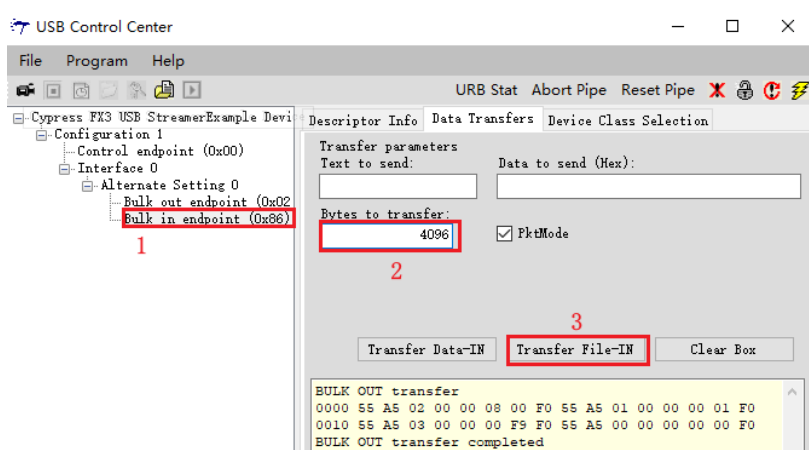


图 1.26 采样数据

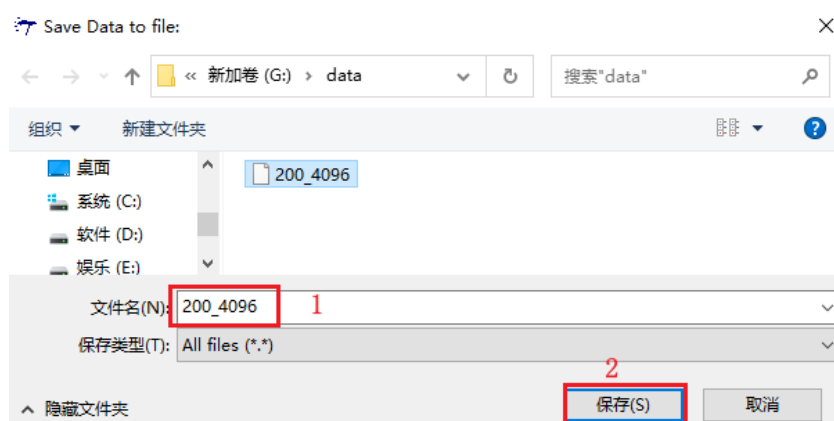


图 1.27 保存接收到的数据

这里，有几点需要再次强调：

1. 上位机接收数据前，一定确认 pktmode 勾选。
2. 采样数量必须为 256 个 16bit 数的整数倍，即接收的 bytes to transfer，一定是 512 个 8bit 数据的整数倍。如果操作失误要求读数据的数量大于指令码设置的写入数据故障，会出现输出框为 997 的故障码。这时候建议将开发板复位，fx2 芯片复位以杜绝上次不正常读写的数据残留。开发板复位，按下 S4 按钮即可，fx2 芯片复位，在背面按下 USB-RST 按钮。
3. 如果是逐条发送指令，则必须确保启动指令在设置通道和设置采样数量指令之后，否则一旦发送采样启动指令，通道和采样数量设置将不会生效。
4. 目前最大采样数量经过测试支持 128M 的 16bit 数，即参数设置为 55 A5

02 08 00 00 00 F0。此时 cypress 软件最大读出量 stream in 为 268435456 的 8bit 数。(最大读出量 stream in 读出时,cypress 软件必须勾选 PktMode, 且读出时间较长, 不稳定。建议分批次读出, 每次 stream in 读出小于等于 16777216 个数)。

### 1.6.5. 使用 XLH\_USB 上位机的操作流程

如果使用 XLH\_USB 上位机软件, 则要简单很多, 可以无需设置发码指令, 只需要在软件界面中填好采集信息即可, 如下图 1.28 所示, 可以看到界面右边也可以看到采样电压波形图, 通过改变信号源, 也可以看到波形图发生变化。

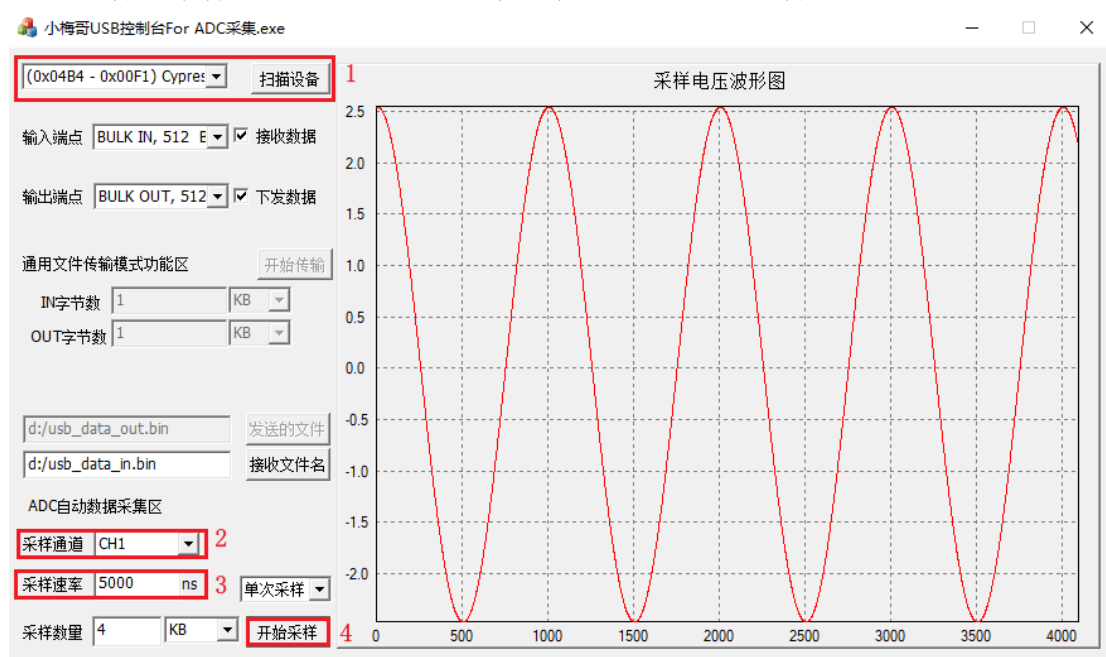


图 1.28 通过上位机软件采集数据

初次使用, 有可能需要进行扫描设备操作。这里我们使用的是通道 1 (不支持 CH0 测试功能), 采样速率设置为 ACM7606 最大采样速率 200K (5000ns)。

采样得到的数据, 默认保存在 d 盘根目录下。

采样数量可以设置最大为 128M。如果采样数量设置过大, 则有可能会占用较长的采样时间, 具体可参考 USB 通信协议数据传输速率。

设定好以后, 可以点击“开始采样”。

完成后点击“停止采样”, 就可以得到采样数据的 bin 文件。

## 1.7. 简易的数据分析

确认电脑已安装好常规版本的 matlab (安装文件请自行准备) 后, 点击提供的 ADCdata\_to\_wave\_v2\_2.m 文件, 检查是否打开后有如下图 1.29 界面出现:



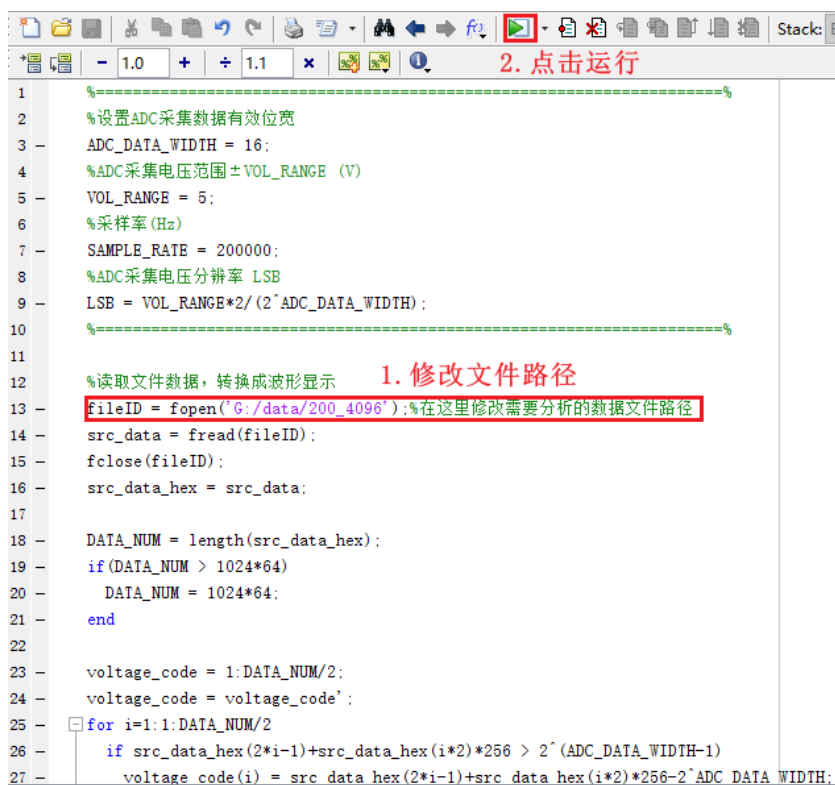


图 1.29 MATLAB 运行界面

这里分析的文件是 1.6.4 节通过 cypress 采集到的数据，运行之后，得到如下图 1.30 所示的波形图。与图 1.24 信号发生器产生的波形对比可以看出，波形基本一致，说明采集到的数据没有问题。

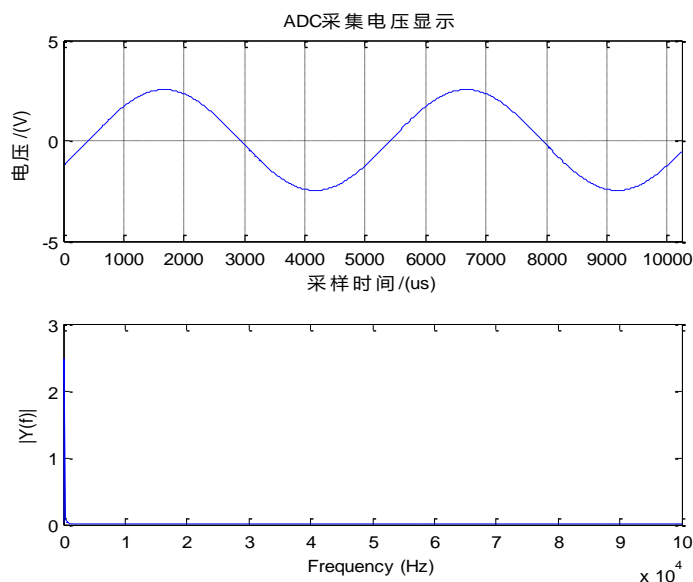


图 1.30 MATLAB 运行波形图

### 1.7.1. 不同数据结果分析

为了证明我们的工程在不同设置状态下工作的可靠性,我们给出一些实验数据结论的波形进行对照参考,对应就是 data 文件夹中的实验数据文件。

### 1.7.1.1. 不同类型的信号源波形图

依次通过信号发生器输出 300hz 的正弦波,方波,三角波。并设置采样率为 200k, 采样 2048 个 16bit 数据, 采样通道 1。命令如下所示:

```
55 A5 02 00 00 08 00 F0 55 A5 01 00 00 00 01 F0 55 A5 03 00 00 00 F9 F0 55 A5 00 00 00 00 00 F0
```

得到波形如下图 1.31、图 1.32、图 1.33 所示。

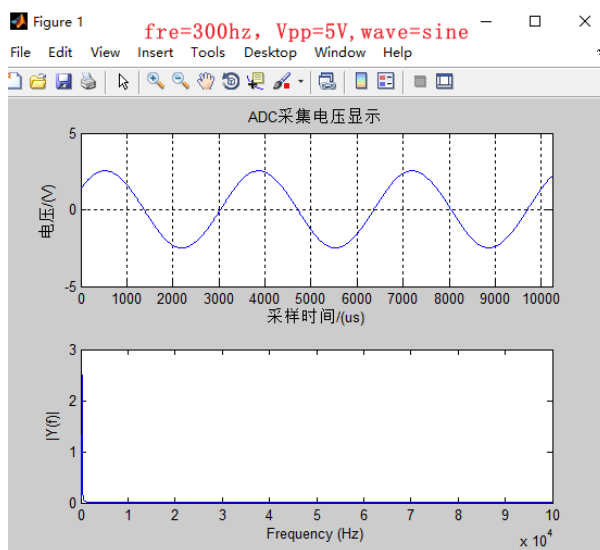


图 1.31 300hz 正弦波采样波形图

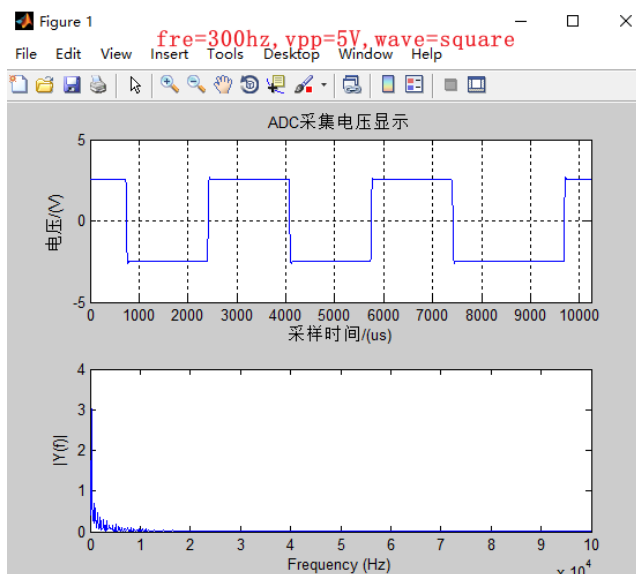


图 1.32 300hz 方波采样波形图

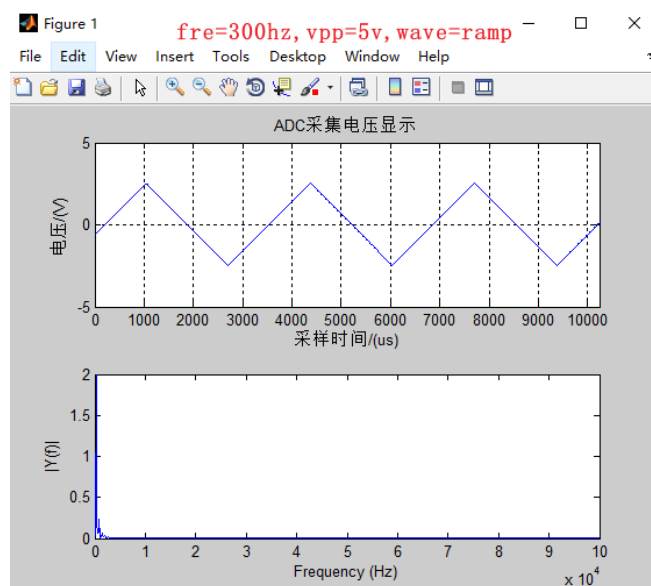


图 1. 33 300hz 三角波采样波形图

### 1.7.1.2. 不同采样率得到的波形图

分别设置采样率为 200K、100K、50K(注意修改 matlab 源文件中的采样率)，对 500hz、vpp=5V 的正弦波进行采样。设置采样 2048 个 16bit 的数据，即从 cypress 读出 4096 个 8bit 数据的采样数据得到命令如下所示：

采样率	命令
50K	55 A5 02 00 00 08 00 F0 55 A5 01 00 00 00 01 F0 55 A5 03 00 00 03 E7 F0 55 A5 00 00 00 00 00 F0
100K	55 A5 02 00 00 08 00 F0 55 A5 01 00 00 00 01 F0 55 A5 03 00 00 01 F3 F0 55 A5 00 00 00 00 00 F0
200K	55 A5 02 00 00 08 00 F0 55 A5 01 00 00 00 01 F0 55 A5 03 00 00 00 F9 F0 55 A5 00 00 00 00 00 F0

得到波形图如下所示。

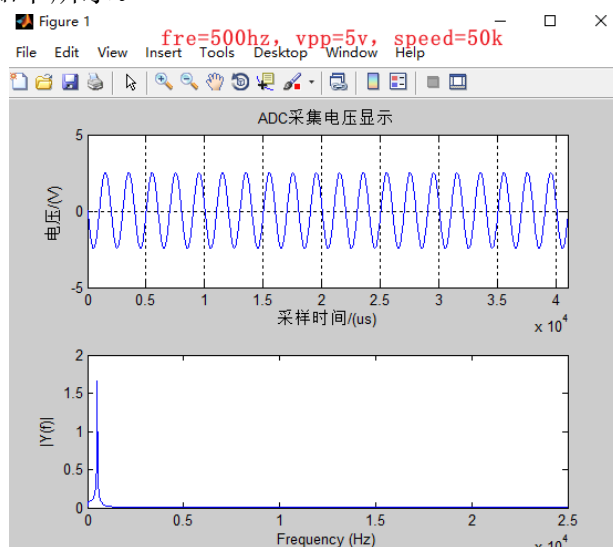


图 1. 34 50k 采样率采样波形图

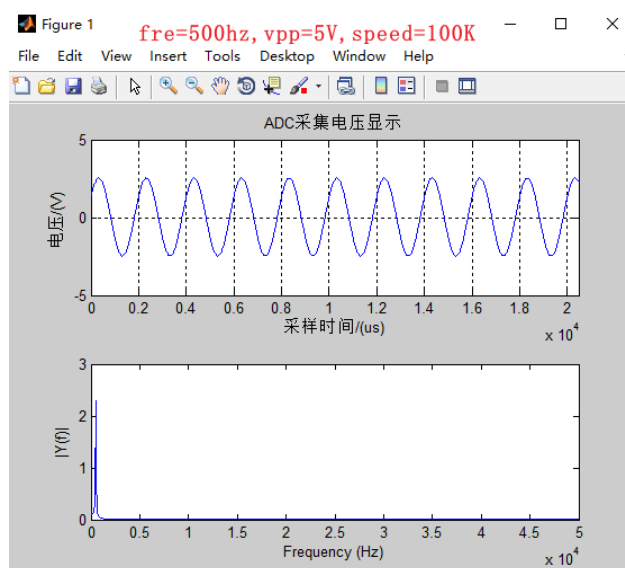


图 1.35 100k 采样率采样波形图

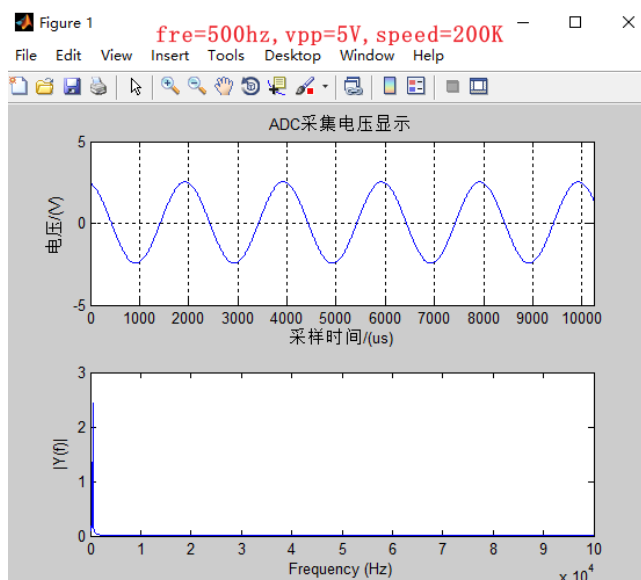


图 1.36 200k 采样率采样波形图

上述所有数据文件都是通过 cypress 上位机发送指令得到的，使用我们提供的上位机软件“小梅哥 USB 数据采集器 V2.0”就省略了发送指令的过程，也不需要 MATLAB 分析波形，点击循环发送，可以实时观察到采样波形的变化，循环发送界面如下图 1.37 所示，循环发送时默认采样数量为 4KB，只有停止采样之后，才能修改部分参数。

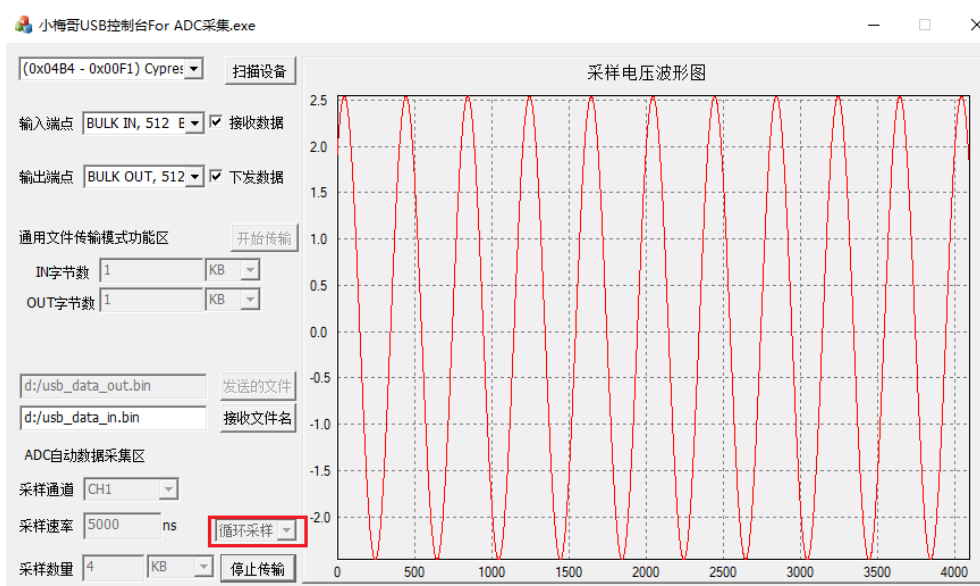


图 1. 37 采用循环采样实时观测数据变化